

Даследаванне папярочнага сячэння паказала, што пры шчыльнасцях энергіі ад 4 да 8 Дж/см² пад слоём цырконія фармуецца аднародны як латэральна, так і вертыкальна мадыфікаваны слой, які складаецца з дэндрытаў крэмнія і сіліцыдаў цырконія ў міждэндрытнай прасторы (мал. 3). Таўшчыня слоя складае ад 1 да 3 мкм. Пры павелічэнні шчыльнасці энергіі таўшчыня мадыфікаванага слоя павялічваецца, дасягаючы для 12 Дж/см² 25 мкм, аднак, слой робіцца неаднародным як па таўшчыні, так і па размеркаванні дэндрытаў.

ВЫСНОВА

Уздзеянне кампрэсійнай плазмы са шчыльнасцю энергіі ад 3 да 15 Дж/см² на сістэму «цырконіевае пакрыццё-крэмніевая аснова» прыводзіць да фармавання напрацягу 100 мкс мадыфіцыраванага слоя таўшчынёй ад 1 да 25 мкм, які складаецца з дэндрытаў крэмнія і дысіліцыда цырконія (ZrSi₂) у міждэндрытнай прасторы. Такім чынам павялічваецца плошча датычання фазы крэмнія і фазы дысіліцыда цырконія, што спрыяе паляпшэнню ўласцівасцяў кантакта.

Літаратура

1. *Yamauchi et al.* Solid-phase reactions and crystallographic structures in Zr/Si systems // Journal of Applied Physics. 1991. № 69. С. 7050-7055.
2. *V.V. Uglov, V.M. Anishchik, N.T. Kvasov, Yu.A. Petukhou, V.M. Astashynski, A.M. Kuzmitski.* Structural and phase changes in iron-on-silicon treated by compression plasma flows // Vacuum. 2009. Vol. 83. №9. P. 1152-1154.
3. *E.A.Brandes, G.B.Brook* Smithells Metals Reference Book. 7th edition. Oxford, Butterworth-Heinemann, 1992.

АЦП СПЕЦІАЛЬНОГО НАЗНАЧЕННЯ В GPS/ГЛОНАСС СИСТЕМАХ НАВИГАЦИИ

В. А. Локтик

Данная работа посвящена проектированию интегральной схемы дифференциального низко-потребляющего аналого-цифрового преобразователя (АЦП) в детекторе АРУ радиоприемного устройства для GPS/ГЛОНАСС корреляционного процессора в технологии КМОП 180 нм.

В системах подобного рода используются 2-х битные АЦП с программируемым порогом срабатывания. Первый бит, называемый битом определения нуля, устанавливается в единицу или ноль при изменении полярности входного дифференциального напряжения. Второй бит, бит порога, устанавливается в единицу при пересечении входным сигналом программируемого уровня квантования. Программируемый уровень срабатывания

необходим для борьбы с узкополосными помехами, которые присутствуют во входном сигнале. Система состоит из 3 функциональных блоков:

- генератор опорных уровней и токов;
- входной повторитель сигнала с приемника;
- 2-х АЦП.

Два аналого-цифровых преобразователя необходимы для отдельной обработки сигналов с GPS и ГЛОНАСС приемников. АЦП являются схемотехнически-идентичными.

На рисунке 1 представлена схема генератора опорных уровней.

Генератор состоит из входного буфера, схемы преобразования последовательного кода в параллельный, элемент П1 на рисунке 1, и схемы формирования порогов квантования.

Входной буфер, транзисторы B0, B1, B5, B6, P5, P4 и резистор R1 используется для изолирования схемы от источника опорного напряжения VREF13 и формирования опорного тока.

Схема формирования порогов состоит из программируемого источника тока, на транзисторах B9, B10, B11, B12, B13 и B14. Значение тока пропорционально заданному коду выбора порога. На резисторе R0 формируется нужное падение напряжения. Схема смещения на двух транзисторах P2, P3 в диодном включении, необходима для задания рабочей точки компараторов в АЦП.

Входной повторитель выполнен по классической схеме [1, стр. 147-152].

Схема АЦП состоит из трех компараторов. Первый компаратор определяет изменение полярности сигнала. Два других определяют нижний и верхний порог срабатывания.

Схема компаратора представлена на рисунке 2.

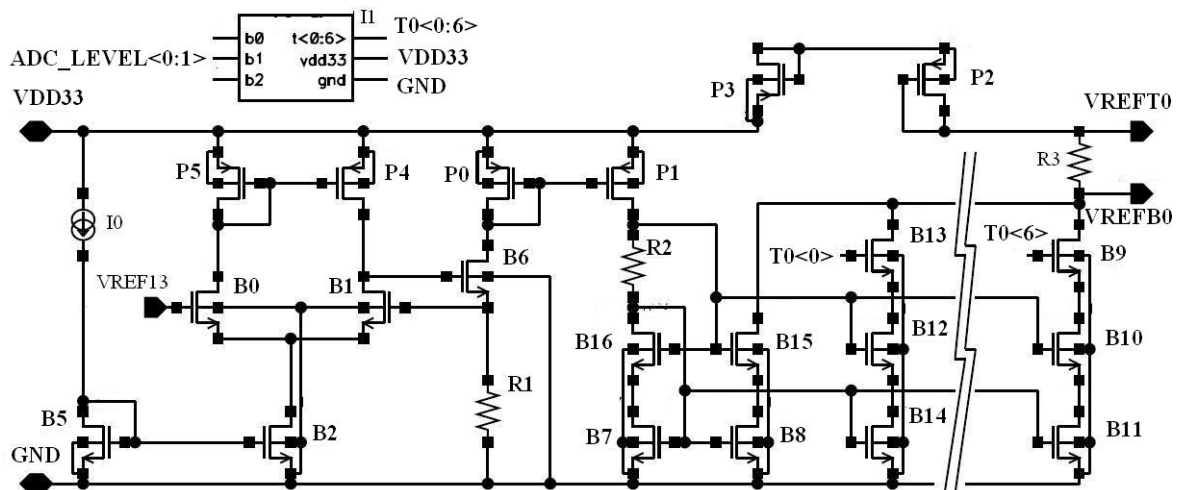


Рис.1. Схема генератора опорных уровней

Рабочий цикл схемы происходит следующим образом. Входная дифференциальная пара на транзисторах P7 и P8 формирует дифференциальную разницу токов пропорциональную разнице входных напряжений V_{INN} и V_{INP} пришедших с приемника GPS или ГЛОНАСС сигнала. Далее этот ток преобразуется в напряжение посредством тактируемой аналоговой защелки на транзисторах B6, B7. Транзистор B5 выступает в роли ключа, который нужен для устранения эффекта «памяти» предыдущего состояния. Когда ключ открыт, напряжения в узлах NM1 и PM1 равны. При заперении защелки переходит в неустойчивое состояние. Если ток в ветви pm1 больше чем в NM1, то, через определенное время за счет положительной обратной связи, потенциал PM1 увеличивается, а потенциал NM1 уменьшается до потенциала земли. Сформированная разница напряжений в точках NM1 и PM1 преобразуется в цифровой сигнал, выходы NOOUT1 и POOUT1, посредством цифровой защелки на транзисторах B0, B1, B2, B3, B4, B8, B9, P4, P5, P6 [1, стр. 360-366]. Транзисторы B8 и B9 являются входными элементами цифровой защелки. Управление транзисторами B0, B1, B2, B5 и P6, выполняющими роль ключей, происходит с помощью логической схемы. Преимущество использования двух защелок в разделении процесса детектирования состояний входного сигнала и формирования выходных логических уровней.

Точность работы АЦП определяется приведенным к входу компаратора напряжением смещения, величина которого должна быть меньше 1мВ. Значение напряжения смещения определяется разбросом параметров транзистора при изготовлении. Наиболее критичен размер транзисторов P7, P8, B7 и B6. Напряжение смещения можно уменьшить, увеличивая геометрические размеры транзисторов, опираясь на таблицы разбросов в [2]. Увеличивая размеры транзисторов, мы увеличиваем время срабатывания защелки, которое, в свою очередь, можно уменьшить, увеличивая ток источника I1. Время срабатывания, и пропорциональное ему

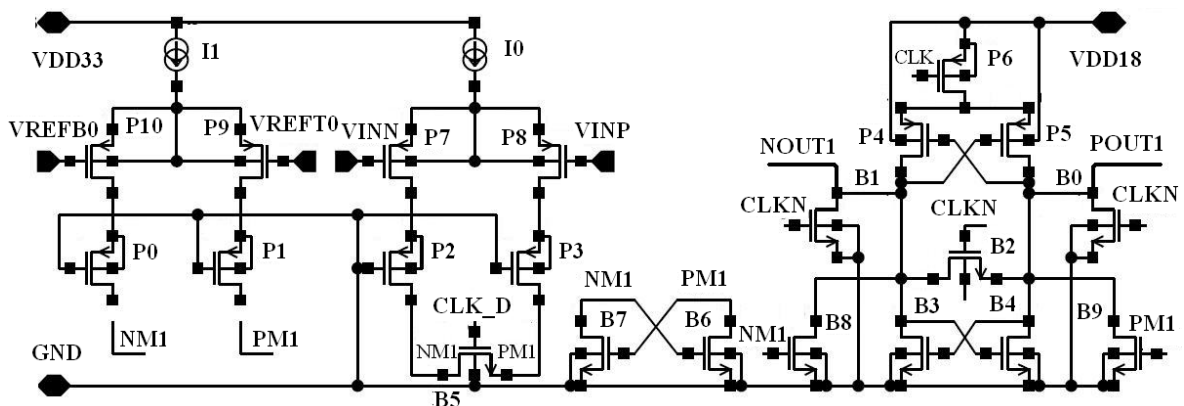


Рис.2. Схема компаратора

время преобразования, определяется из необходимой полосы частот входного сигнала по теореме Котельникова-Найквиста [3, стр. 15-23].

Моделирование разброса с помощью метода Монте-Карло позволяет найти оптимум между нужной точностью, временем срабатывания компаратора и общим потреблением схемы.

Схема определения порога в основной части, эквивалентна схеме определения нуля. Единственное отличие в дополнительной дифференциальной паре на транзисторах P9, P10 подключенной к точкам цепи NM1 и PM1 через ограничители напряжения на транзисторах P0 и P1, отделено на рисунке 2 от схемы детектирования нуля разрывом связи. Первоначально, в блоке генератора опорных сигналов, формируется значение необходимого порога, разность напряжения между VREFT0 и VREFB0, которые посредством дифференциальной пары на транзисторах P9 и P10, преобразуется в опорный ток. Этот ток суммируется с током входной дифференциальной пары, узлы NM1 и PM1. Далее сумма этих токов поступает на аналоговую защелку, которая формирует разницу напряжений. Напряжение в точке NM1 будет больше чем в PM1 в зависимости от того, скомпенсирован ли опорный ток входным током. Таким образом, схема позволяет определить момент пересечения входного напряжения заданного порога. Используя две дифференциальные пары можно определить верхний порог срабатывания. Для определения нижнего порога используется такая же схема, но с зеркальным подключением опорного сигнала к дополнительной дифференциальной паре.

Схема АЦП была разработана и изготовлена в технологии КМОП 180nm китайского завода SMIC. Моделирование проводилось в среде Cadence. Разработанный аналого-цифровой преобразователь удовлетворяет всем поставленным требованиям и обладает следующими характеристиками:

- однополярное аналоговое питание 3.3В;
- цифровые выходы совместимые со спецпроцессором 1.8В;
- мощность, потребляемая схемой 1мВт;
- максимальная входная частота сигнала 25МГц;
- диапазон входного напряжения 3.0-0.9В;
- подстраиваемый порог квантования 3 бита;
- точность определения порога 1мВ.

Литература

1. *Franco Maloberti*, Analog design for cmos VLSI systems// Kluwer Academic Publishers, 2001.
2. SMIC 0.18um CMOS Process Parameters Specification.
3. *Franco Maloberti*, Data Converters// Kluwer Academic Publishers, 2007.